

特開平6-140850

(43) 公開日 平成6年(1994)5月20日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 F 3/45		Z 7436-5 J		
H 0 3 H 11/24		A 8221-5 J		

審査請求 未請求 請求項の数1(全 4 頁)

(21) 出願番号 特願平4-288853

(22) 出願日 平成4年(1992)10月27日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 松田 成介

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

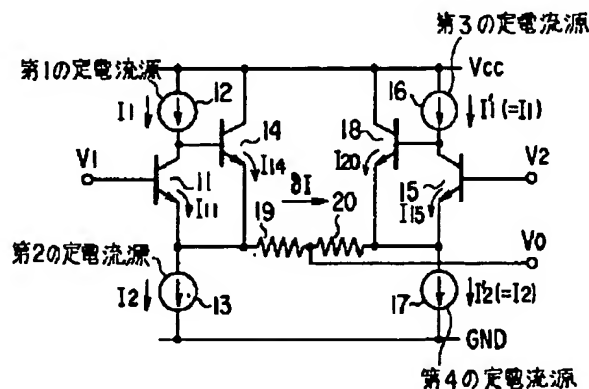
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 分圧回路

(57) 【要約】

【目的】本発明は、消費電流の増加を抑え、入力電位差の大きさに影響されずに、誤差および歪みのない分圧出力を得ることができる分圧回路を提供することを目的とする。

【構成】本発明は、各コレクタが定電流源12、16を介して電源Vccに接続され、各エミッタが電流源13、17を介してGNDに接続されるNPNトランジスタ11、15と、さらに、各コレクタが電源Vccに接続され、各ベースがトランジスタ11のコレクタに接続され、各エミッタが該トランジスタ11のエミッタに接続されるNPNトランジスタ14、18と、前記トランジスタ11と15のエミッタ間に直列に接続される分圧抵抗19、20とで構成され、トランジスタ11、15に流れる電流が一定であり、入力信号にのみ決定される分圧出力を出力する分圧回路である。



【特許請求の範囲】

【請求項1】 コレクタが第1の定電流源を介して、第1の共通電位に接続され、エミッタが第2の定電流源を介して第2の共通電位に接続される第1のトランジスタと、

コレクタが第3の定電流源を介して、前記第1の共通電位に接続され、エミッタが第4の定電流源を介して前記第2の共通電位に接続される第2のトランジスタと、

コレクタが前記第1の共通電位に接続され、ベースが前記第1のトランジスタのコレクタに接続され、エミッタが前記第1のトランジスタのエミッタに接続されている第3のトランジスタと、

コレクタが前記第1の共通電位に接続され、ベースが前記第2のトランジスタのコレクタに接続され、エミッタが前記第2のトランジスタのエミッタに接続されている第4のトランジスタと、

前記第1のトランジスタのエミッタと前記第2のトランジスタのエミッタとの間に直列に接続される第1、第2の分圧抵抗と、

前記第1、第2のトランジスタの各ベースにそれぞれ入力信号が印加され、前記第1、第2の分圧抵抗の接続点から前記入力信号の電位差に基づく出力信号が取出される分圧出力端子と、

*

$$\begin{aligned} V_o &= \{ R_5 (V_1 - V_{be1}) + R_6 (V_2 - V_{be2}) \} / (R_5 + R_6) \\ &= (V_1 R_6 + V_2 R_5) / (R_5 + R_6) \\ &\quad - (V_{be1} R_6 + V_{be2} R_5) / (R_5 + R_6) \end{aligned}$$

ここで、 V_{be1} は、トランジスタ1のベース・エミッタ間電圧、 V_{be2} は、トランジスタ2のベース・エミッタ間電圧である。

【0005】

【発明が解決しようとする課題】しかし、前述した従来の分圧回路には、下記のような問題点がある。

【0006】各トランジスタのベースに入力される信号が、 $V_1 > V_2$ であり、定電流源3と定電流源4との電流値が等しく、 $I_1 = I_2$ であるとき、前記トランジスタ1、2のエミッタ電位 V_{e1} 、 V_{e2} はそれぞれ、 $V_{e1} = V_1 - V_{be1}$ 、

※

$$V_{be1} - V_{be2} = VT \ln \{ (I_1 - \delta I) / (I_1 + \delta I) \} \neq 0$$

【0008】よって、入力電位差 $(V_1 - V_2)$ が大きくなり、 δI が増加すると、トランジスタ1とトランジスタ2に流れる電流の差が大きくなり、これに伴い、前記トランジスタ1、2のベース・エミッタ間の電圧差が大きくなる。そのため、分圧出力 V_o において、ベース・エミッタ間電圧を含む項が入力信号によって変化し、直流電位に誤差が発生すると共に、交流信号を入力した場合には、出力波形が歪むという問題があった。

【0009】また、定電流源3、4の電流を大きくするとトランジスタ1、2のベース・エミッタ間電圧の変化が小さくなり、出力の誤差は、小さくなる。しかし、定電流源3、4の電流値を大きくすると、消費電力が大き

*を具備することを特徴とする分圧回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はトランジスタを用いて構成される分圧回路に関する。

【0002】

【従来の技術】図3には、従来から使用されている分圧回路の構成を示す。

【0003】この分圧回路において、同一特性のNPNトランジスタ1、2のコレクタが共に定電圧源 V_{cc} に接続され、エミッタがそれぞれ定電流源3、4を介して接地電位(GND)に接続される。また、前記NPNトランジスタ1、2のエミッタ間には、分圧抵抗5、6が直列接続され、前記分圧抵抗5、6の接続点には分圧出力 V_o が出力される分圧出力端子7が設けられている。

【0004】前記分圧出力は、前記トランジスタ1、2の各ベースに入力された信号の電位差が、前記分圧出力端子7から分圧抵抗5、6の抵抗比で分圧されて出力されたものである。つまり、前記トランジスタ1、2の各ベースに入力される信号を V_1 、 V_2 、分圧抵抗5、6の抵抗値を R_5 、 R_6 と仮定すると、分圧出力 V_o は次式で示される。

$$V_{e2} = V_2 - V_{be2}$$

となり、従って、前記トランジスタ1、2のエミッタ間電位差 ΔV は、

$$\Delta V = (V_1 - V_2) - (V_{be1} - V_{be2})$$

となる。

【0007】前記トランジスタ1と前記トランジスタ2のエミッタ間に電位差 ΔV が生じると、分圧抵抗5、6には、 δI の電流が流れる。そのため、前記トランジスタ1、2に流れる電流に差が生じ、その結果、トランジスタ1とトランジスタ2のベース・エミッタ間電圧 V_{be1} 、 V_{be2} にも差が生じる。

くなってしまうという問題が起こる。

【0010】そこで本発明は、消費電流の増加を抑え、入力電位差の大きさに影響されずに、誤差および歪みのない分圧出力を得ることができる分圧回路を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明は上記目的を達成するために、コレクタが第1の定電流源を介して、第1の共通電位に接続され、エミッタが第2の定電流源を介して第2の共通電位に接続される第1のトランジスタと、コレクタが第3の定電流源を介して、前記第1の共通電位に接続され、エミッタが第4の定電流源を介して

前記第2の共通電位に接続される第2のトランジスタと、コレクタが前記第1の共通電位に接続され、ベースが前記第1のトランジスタのコレクタに接続され、エミッタが前記第1のトランジスタのエミッタに接続されている第3のトランジスタと、コレクタが前記第1の共通電位に接続され、ベースが前記第2のトランジスタのコレクタに接続され、エミッタが前記第2のトランジスタのエミッタに接続されている第4のトランジスタと、前記第1のトランジスタのエミッタと前記第2のトランジスタのエミッタとの間に直列に接続される第1、第2の分圧抵抗と、前記第1、第2のトランジスタの各ベースにそれぞれ入力信号が印加され、前記第1、第2の分圧抵抗の接続点から前記入力信号の電位差に基づく出力信号が取出される分圧出力端子とで構成される分圧回路を提供する。

【0012】

【作用】以上のような構成の分圧回路は、入力トランジスタと別個に設けたトランジスタにより、分圧抵抗に流れる電流が供給され、前記入力トランジスタには、常に一定の電流が流れ、入力信号の差に基づく、分圧出力が

【0013】

【実施例】以下、図面を参照して本発明の実施例を詳細に説明する。図1には、本発明による実施例としての分圧回路の構成を示し、説明する。

【0014】この分圧回路において、NPNトランジスタ11は、コレクタが定電流源12を介して電源Vccに接続され、そのエミッタが電流源13を介して、接地電位(GND)に接続される。さらに、コレクタが前記*

$$\begin{aligned} V_o &= \{ (V_1 - V_{be11}) - (V_2 - V_{be15}) \} \{ R_{20} / (R_{19} + R_{20}) \} \\ &\quad + (V_2 - V_{be15}) \\ &= (V_1 R_{20} + V_2 R_{19}) / (R_{19} + R_{20}) \\ &\quad - (V_{be11} R_{20} + V_{be15} R_{19}) / (R_{19} + R_{20}) \end{aligned}$$

となる。

【0020】ここで、分圧抵抗19、20に流れる電流を δI とすると、この δI は、前記トランジスタ14、18によって供給されている。この時、前記トランジスタ14、18に流れる電流 I_{14} 、 I_{18} は、前記定電流源12、16の電流を I_1 、 I_1' ($I_1 = I_1'$) とし、前記定電流源13、17の電流を I_2 、 I_2' ($I_2 = I_2'$) とすると(但し、 $I_1 < I_2$)、 $I_{14} = I_2 - I_1 + \delta I$
 $I_{18} = I_2 - I_1 - \delta I$

【0021】である。よって、前記トランジスタ11、15に流れる電流 I_{11} 、 I_{15} は、どのような信号が入力されても、常に一定で等しくなる($I_{11} = I_{15} = I_1$)。従って、前記トランジスタ11、15のベース・エミッタ間電圧 V_{be11} 、 V_{be15} も一定になり、どのような信号が入力しても変化しない。

$V_{be11} = V_{be15} = \text{一定}$

*電源Vccに接続され、そのベースが前記トランジスタ11のコレクタに接続され、そのエミッタが該トランジスタ11のエミッタに接続されるNPNトランジスタ14が設けられる。

【0015】同様に、NPNトランジスタ15は、コレクタが定電流源16を介して、電源Vccに接続され、そのエミッタが電流源17を介して、接地電位(GND)に接続される。

【0016】そして、コレクタが前記電源Vccに接続され、そのベースが前記トランジスタ15のコレクタに接続され、そのエミッタが該トランジスタ15のエミッタに接続されるNPNトランジスタ18が設けられる。さらに前記トランジスタ11のエミッタと前記トランジスタ15のエミッタの間に、直列に接続される分圧抵抗19、20が設けられている。

【0017】さらに、入力信号 V_1 、 V_2 は、前記トランジスタ11、15の各ベースに設けられた入力端から印加され、前記分圧抵抗19、20の接続点に設けた出力端から出力信号が出力される。

【0018】また、前記NPNトランジスタ11、14、15、18は、電流増幅率 β の値が極めて大きく、コレクタ電流に対するベース電流の大きさが無視できるほど小さいものとする。

【0019】このように構成された分圧回路において、前記トランジスタ11、15の各ベースに入力される入力信号をそれぞれ V_1 、 V_2 ($V_1 > V_2$) とし、分圧抵抗19、20の抵抗値を R_{19} 、 R_{20} とし、前記トランジスタ11、15の各エミッタ電位 V_{be11} 、 V_{be15} とすれば、分圧出力 V_o は、次式で示される。

以上により、分圧出力 V_o は、

$$V_o = (V_1 R_{20} + V_2 R_{19}) / (R_{19} + R_{20}) - V_{be11}$$

となり、入力信号 V_1 、 V_2 のみによって決定される。

【0022】これにより、第1、第2入力信号(V_1 、 V_2)の電位差が大きな場合でも、出力の直流電位に誤差は、発生しない。また、交流信号を入力した場合であっても、出力波形は歪まない。

【0023】以上詳述したように本実施例の分圧回路は、入力トランジスタ(トランジスタ11、15)とは、別個に設けたトランジスタ(トランジスタ14、18)により、分圧抵抗に流れる電流が供給され、前記入力トランジスタには、常に一定の電流が流れ、分圧出力に誤差が生じなくなる。さらに、消費電流は、定電流源13、17(第2、第4の定電流源)にのみ決定されるため、消費電流の増加を抑制することができる。

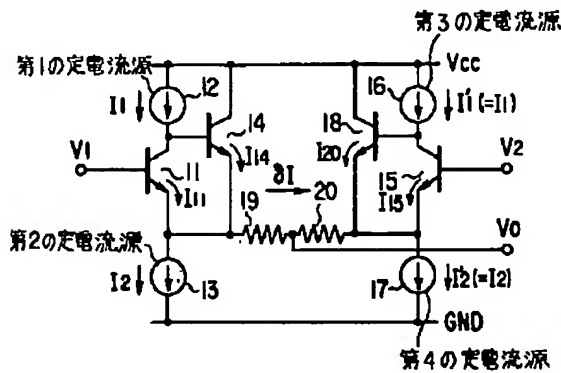
【0024】本実施例では、NPNトランジスタを用いたが、PNPトランジスタを用いて、同じ回路を構成す

ると、図2に示すような構成の分圧回路となる。このPNPトランジスタの分圧回路における駆動動作は、NPNトランジスタの分圧回路と同様である。ここで、図2に示す構成部材で図1に示す構成部材と同等の部材には同じ参照符号を付して説明を省略する。また本発明は、前述した実施例に限定されるものではなく、他にも発明の要旨を逸脱しない範囲で種々の変形や応用が可能であることは勿論である。

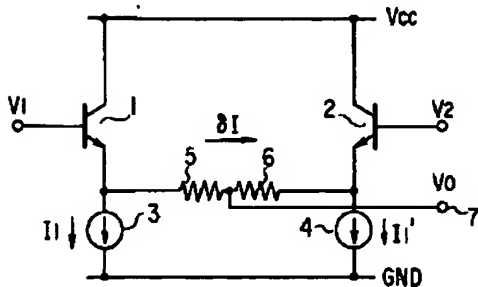
【0025】

【発明の効果】以上詳述したように本発明によれば、消費電流の増加を抑え、入力電位差の大きさに影響されずに、誤差および歪みのない分圧出力を得ることができる分圧回路を提供することができる。

【図1】



【図3】



【図面の簡単な説明】

【図1】図1は、本発明による実施例としてのNPNトランジスタを用いた分圧回路の構成例を示す図である。

【図2】図2は、本発明による実施例としてのPNPトランジスタを用いた分圧回路の構成例を示す図である。

【図3】図3は、従来の分圧回路の構成を示す図である。

【符号の説明】

1, 2, 11, 14, 15, 18…NPNトランジスタ、5, 6, 19, 20…分圧抵抗、7…出力端、3, 4, 12, 13, 16, 17…定電流源、21, 22, 23, 24…PNPトランジスタ。

【図2】

